

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000132578 A**

(43) Date of publication of application: **12 . 05 . 00**

(51) Int. Cl.

**G06F 17/50**  
**G01R 31/316**  
**G01R 31/28**

(21) Application number: **10301345**

(71) Applicant: **SONY CORP**

(22) Date of filing: **22 . 10 . 98**

(72) Inventor: **MURAOKA YASUNARI**

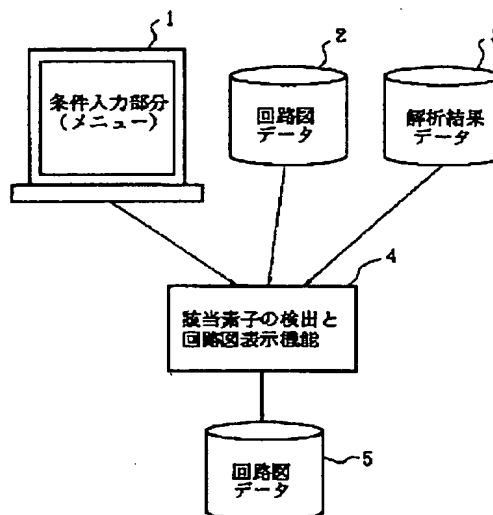
**(54) METHOD FOR DETECTING  
SATURATION/WITHSTAND VOLTAGE VIOLATION  
ELEMENT**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method and device capable of detecting a saturation/ withstand voltage violation element, speedily and surely while preventing the omission of detection.

SOLUTION: In this method for detecting an element exceeding a saturation voltage value and/or a withstand voltage value, a circuit diagram data 2 showing a circuit diagram where the element is used, and analysis result data 3 analyzing the terminal voltage of the element are given. The saturation voltage value and/or a withstand voltage value condition 1 is given and the element of saturation voltage and/or withstand voltage violation is shown on the circuit diagram.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-132578

(P2000-132578A)

(43) 公開日 平成12年5月12日 (2000.5.12)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テマコード\* (参考)

G 0 6 F 17/50

G 0 6 F 15/60

6 7 2 A

2 G 0 3 2

G 0 1 R 31/316

G 0 1 R 31/28

C

5 B 0 4 6

31/28

F

G 0 6 F 15/60

6 7 2 W

審査請求 未請求 請求項の数 7 O L (全 4 頁)

(21) 出願番号

特願平10-301345

(22) 出願日

平成10年10月22日 (1998.10.22)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 村岡 康成

鹿児島県国分市野口北5番1号 ソニー国分株式会社内

Fターム(参考) 2G032 AA10 AB11 AC03 AC08 AD01

AE09 AK03 AL14

5B046 AA08 BA03 DA05 GA01 HA09

(54) 【発明の名称】 飽和・耐圧違反素子の検出方法

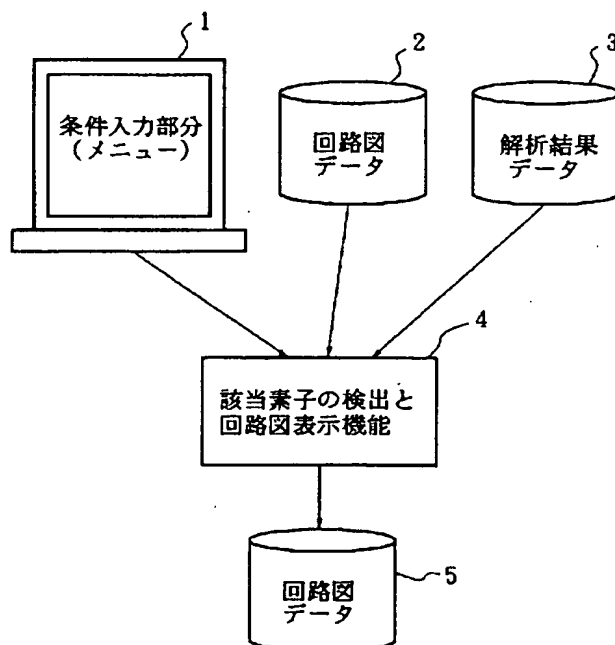
(57) 【要約】

【課題】 飽和・耐圧違反の素子の検出を速やかに行え、検出漏れを防いで確実な検出が行える飽和・耐圧違反素子の検出方法、及び検出装置を提供する。

【解決手段】 ①飽和電圧値及び／又は耐圧電圧値を超えている素子を検出する飽和・耐圧違反素子の検出方法で、素子が用いられる回路図を示す回路図データ2と、素子の端子電圧を解析した解析結果データ3とを与えるとともに、飽和電圧値及び／又は耐圧電圧値条件1を与え、飽和電圧及び／又は耐圧電圧違反の素子については、これを回路図上で明示する飽和・耐圧違反素子の検出方法。

②条件1を入力し、ディスプレイ上に表示するようにした①の実施装置。

実施の形態例1の構成



## 【特許請求の範囲】

【請求項1】 飽和電圧値及び／又は耐圧電圧値を超えている素子を検出する飽和・耐圧違反素子の検出方法であって、素子が用いられる回路図を示す回路図データと、素子の端子電圧を解析した解析結果データとを与えるとともに、飽和電圧値及び／又は耐圧電圧値条件を与え、飽和電圧及び／又は耐圧電圧違反の素子については、これを回路図上で明示することを特徴とする飽和・耐圧違反素子の検出方法。

【請求項2】 上記飽和電圧値を、回路別に任意に設定可能としたことを特徴とする請求項1に記載の飽和・耐圧違反素子の検出方法。

【請求項3】 上記耐圧電圧値を、プロセス別に任意に設定可能としたことを特徴とする請求項1に記載の飽和・耐圧違反素子の検出方法。

【請求項4】 飽和電圧値及び／又は耐圧電圧値を超えている素子を検出する飽和・耐圧違反素子の検出装置であって、素子が用いられる回路図を示す回路図データと、素子の端子電圧を解析した解析結果データとを入力するとともに、飽和電圧値及び／又は耐圧電圧値条件を入力し、ディスプレイ上に回路図を表示すると同時に、飽和電圧及び／又は耐圧電圧違反の素子については、これを該ディスプレイ上の回路図上で明示することを特徴とする飽和・耐圧違反素子の検出装置。

【請求項5】 上記飽和電圧値を、回路別に任意に入力可能としたことを特徴とする請求項4に記載の飽和・耐圧違反素子の検出方法。

【請求項6】 上記耐圧電圧値を、プロセス別に任意に入力可能としたことを特徴とする請求項4に記載の飽和・耐圧違反素子の検出方法。

【請求項7】 上記ディスプレイ上の回路図上での明示が、点滅による表示であることを特徴とする請求項1ないし6のいずれかに記載の飽和・耐圧違反素子の検出装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、飽和・耐圧違反素子の検出方法に関する。本発明は、アナログ回路解析後、各トランジスタが飽和状態か、耐圧値を超えているかを調べるアナログ回路解析結果の検証方法として利用できるものである。

## 【0002】

【従来の技術】従来、アナログ回路解析後、各素子、たとえば各トランジスタが飽和状態か、耐圧値を超えているかを調べる場合、目視によるチェックを行っていた。

【0003】すなわち従来技術にあつては、図3に示すように、DCOPまたはトランジェント解析後、各素子についてその端子電圧をディスプレイ上等に表示して、

目視でチェックしていた。

【0004】すなわちたとえば、図3に示すように、解析結果、たとえばシミュレーションにより得た各トランジスタにかかる電圧を解析結果として得て解析結果データ3とする。これにより、各トランジスタの端子の電圧が知られるので、回路図データによりディスプレイ上に回路図を表示するとともに、各トランジスタの端子電圧を、回路図上に表示6する。

【0005】上記のようにして、ディスプレイ上に表示された回路図中の各トランジスタの端子電圧を見て、これらが飽和状態か、また耐圧値を超えているかを目視で判断して検出7する。なおこれら飽和・耐圧違反電圧の値は、各プロセスや、回路により、異なるものである。

【0006】ところが近年、回路の大規模化に伴い、目視でチェックすべき素子が増大してきた。このため、検出時間を多大に要するようになり、あるいは見落とし（検出漏れ）が生じるなど、不具合件数が増加してきている。

## 【0007】

【発明が解決しようとする課題】本発明は、上記事情に鑑みてなされたもので、本発明の目的は、飽和・耐圧違反の素子の検出を速やかに行うことが可能で、かつ、見落とし（検出漏れ）を防いで確実な検出を行うことができる飽和・耐圧違反素子の検出方法、及び検出装置を提供することである。

## 【0008】

【課題を解決するための手段】本発明に係る飽和・耐圧違反素子の検出方法は、飽和電圧値及び／又は耐圧電圧値を超えている素子を検出する飽和・耐圧違反素子の検出方法であつて、素子が用いられる回路図を示す回路図データと、素子の端子電圧を解析した解析結果データとを与えるとともに、飽和電圧値及び／又は耐圧電圧値条件を与え、飽和電圧及び／又は耐圧電圧違反の素子については、これを回路図上で明示する構成としたものである。

【0009】本発明に係る飽和・耐圧違反素子の検出装置は、飽和電圧値及び／又は耐圧電圧値を超えている素子を検出する飽和・耐圧違反素子の検出装置であつて、素子が用いられる回路図を示す回路図データと、素子の端子電圧を解析した解析結果データとを入力するとともに、飽和電圧値及び／又は耐圧電圧値条件を入力し、ディスプレイ上に回路図を表示すると同時に、飽和電圧及び／又は耐圧電圧違反の素子については、これを該ディスプレイ上の回路図上で明示する構成としたものである。

【0010】本発明によれば、飽和電圧値及び／又は耐圧電圧値条件を与えるようにして、この条件に合致するか否かで違反素子を検出するようにしたので、目視での検出に比べ、検出時間を短縮でき、また、見落とし（検出漏れ）が抑制できて確実な検出を行うことができる。

かつ、飽和電圧値及び／又は耐圧電圧値条件を任意に入力するように構成でき、よってプロセスや回路により異なる条件値を任意に設定することが可能で、よって汎用性に富む。また、違反素子は明示され、たとえばディスプレイ上の回路図上で点滅等で明示されるので、検出が容易であり、確実である。なお、特開平7-129656号公報には、電子回路のシミュレーション方法において回路を検証する手法が示されているが、本発明とは構成が異なる技術である。

#### 【0011】

【発明の実施の形態】以下、本発明の好ましい実施の形態について説明し、さらに、図面を参照して具体的な好ましい実施の形態例を説明する。但し当然のことではあるが、本発明は以下の説明及び図示の実施の形態例に限定されるものではない。

【0012】本発明の実施に際しては、飽和電圧値を、回路別に任意に入力可能として、汎用性を持たせることができる。

【0013】本発明の実施に際しては、耐圧電圧値を、プロセス別に任意に入力可能として、汎用性を持たせることができる。

【0014】本発明の実施に際しては、飽和電圧及び／又は耐圧電圧違反の素子について、ディスプレイ上の回路図上で、点滅による表示でその明示を行うことができる。以下に、具体的な実施の形態例を述べる。

【0015】実施の形態例1 本実施の形態例は、飽和・耐圧違反素子のトランジスタを検出する場合に、本発明を適用したものである。特に、アナログ解析結果（シミュレーション結果）に基づいて検証する場合に適用した。上述したように、回路の大規模化に伴い、目視検出時間と検出漏れによる不具合件数増加という問題点が出来ていたが、本例によればこれを解決できる。

【0016】本例では、回路・プロセスにより各々異なる飽和・耐圧違反電圧値（たとえば、コレクターエミッタ間の違反電圧値、エミッターベース間の違反電圧値）を使用者に入力させ、かつ、該当する素子を回路図上に点滅表示して、警告する形態とした。

【0017】本例の構成を、図1及び図2に示す。図1を参照して、まず、説明する。図1中、符号1は、条件入力部分であり、これは違反か否かの基準となる飽和電圧値、及び耐圧電圧値を入力するメニュー部分である。符号2は回路図データであり、回路図をディスプレイ上に表示するためのデータである。符号3は解析結果データであり、アナログ解析（シミュレーション）により得られた、トランジスタの各端子に与えられる電圧値のデータである。符号4は、該当素子の検出と回路図表示機能を示し、ここでは、ディスプレイ上に回路図とともに該当する素子（違反トランジスタ）を警告表示（ここでは点滅表示）するためのデータである。符号5は、表示用の回路図データであり、上記該当素子について表示

（点滅表示）すべきデータを有したデータである。

【0018】本実施の形態例においては、条件入力部分1（メニュー部分）に入力された飽和・耐圧電圧値条件とともに、回路図データ2、解析結果データ3を読み込み、違反に該当した飽和・耐圧違反トランジスタを検出し、該当素子（違反トランジスタ）に点滅図形を付加した回路図データ5を作成する。よって、ディスプレイ上に回路図とともに該当する素子（違反トランジスタ）を警告表示（点滅表示）させることができる。この結果、目視による検出の場合より時間を短縮でき、また、検出漏れによる不具合件数の増加という問題を解決できる。

【0019】条件入力部分1（メニュー部分）への入力については、各条件を任意に設定して、入力できる。飽和・耐圧電圧値は回路やプロセスにより異なるので、このように自由に入力できるようにしたことで、汎用性をもたせることができる。たとえば、飽和電圧値を、回路別に任意に設定可能にでき、また、耐圧電圧値を、プロセス別に任意に設定可能とすることができる。

【0020】図2を参照して、本例において各素子（各トランジスタ）について違反か否かを判断し、点滅情報を付すか否かを検証するフローにつき説明する。

【0021】回路図データ2より、素子（トランジスタ）の検索11を行う。次に、検索した素子の端子電圧を解析結果データ3より入手する、端子電圧の入手12を行う。入手した端子電圧値より、コレクターエミッタ間の電圧値 $V_{ce}$ 、及びエミッターベース間の電圧値 $V_{eb}$ の算出13を行う。その電圧値が入力条件に該当する、すなわち基準値を超える違反である場合には、該当14した素子に点滅図形のデータを付加15する。これにより、ディスプレイ上に表示した場合には、回路図中において該当する素子は点滅図形で明示され、警告表示されることになる。このようにして、各素子について、検証を行う。

【0022】以上説明したように、本実施の形態例によれば、飽和・耐圧違反素子（トランジスタ）を検出してそれを自動警告するので、従来の目視検出に要していた時間はこれを削減でき、また、検出漏れによる不具合件数を削減できる。また、飽和・耐圧電圧値の任意の設定、及び入力ができ、汎用性がある。

#### 【0023】

【発明の効果】上述したように、本発明に係る飽和・耐圧違反素子の検出方法、及び検出装置によれば、飽和・耐圧違反の素子の検出を速やかに行うことが可能で、かつ、見落とし（検出漏れ）を防いで確実な検出を行うことができ、また、汎用性もあるという効果がある。

#### 【図面の簡単な説明】

【図1】 本発明の実施の形態例1を示す概略構成図である。

【図2】 本発明の実施の形態例1の構成をフロー図で示すものである。

【図 3】 従来技術の構成を示すものである。

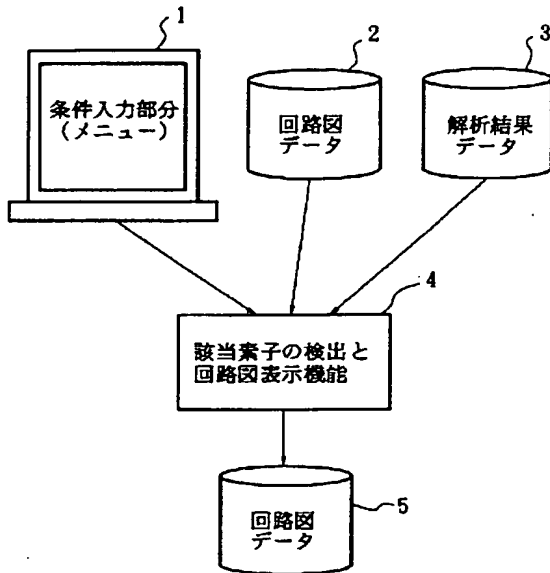
【符号の説明】

1・・・条件（飽和・耐圧電圧値条件）入力部分、2・

・・・回路図データ、3・・・解析結果データ、4・・・  
該当素子の検出と回路図表示機能、5・・・（違反素子  
である旨のデータを含む）回路図データ。

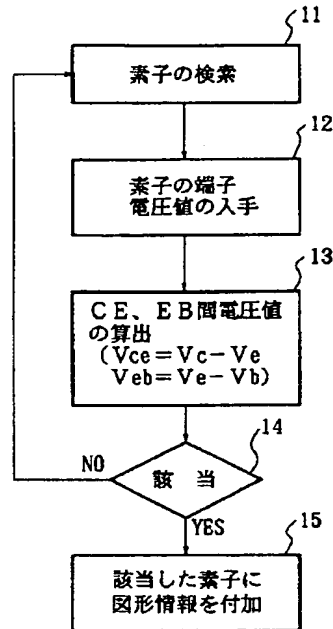
【図 1】

実施の形態例 1 の構成



【図 2】

実施の形態例 1 の構成



【図 3】

従来技術

